

6. 002 演示#5（下载安装 DEMO#5.SET）

利用电阻验证叠加原理

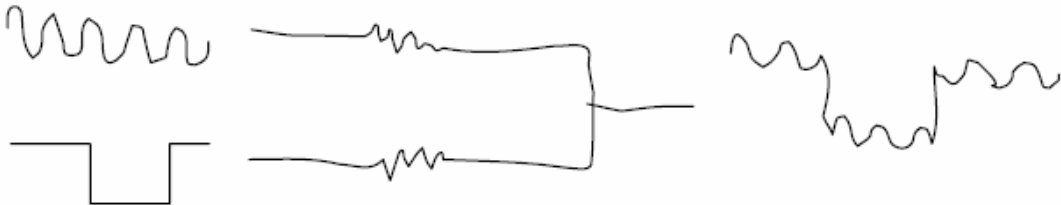
Agarwal教授 2000秋

第 4 讲

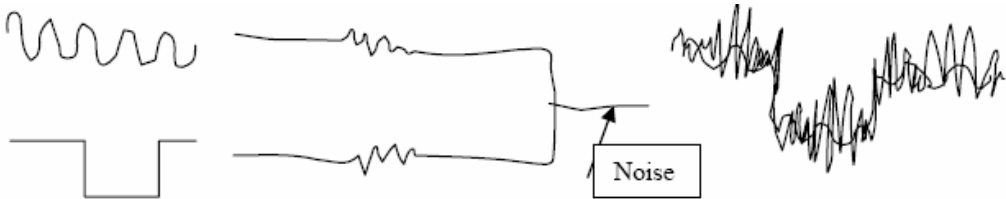
目的：本演示作为数字电路课程的一个序幕，用来引出数字逻辑的应用。本演示用两个信号源和两个电阻来演示叠加原理。我们可以在示波器上观察输入波形（一个方波和一个正弦波形）以及输出波形。输出应该是两个输入的叠加。这一点可以很容易地通过关闭其中一个输入，然后观察相应的输出的变化来证实。这个演示用来观察模拟信号的处理过程，并引出数字电路的电路模型。

步骤：

- 1：在示波器上观察两个输入波形（方波和正弦波）以及输出的叠加波形。
- 2：分别关闭每一个信号源，验证叠加原理。



- 3：下面的图不是用来演示的，而是画出来的。如果信号被干扰了，就很难读懂。



描述：利用电阻验证叠加原理

注意：更多细节见下页的图表

示波器设置

CH	V/DIV	OFFSET	MODE	FUNC	MATH	VERTICAL	HORIZONTAL
1 on	2	6	DC	off			
2 on	2	6	DC	off			
3 on	2	0	DC	off			
4 off	2	6	DC	off			
Horizontal:		200 μ	Acquisition: AUTO		AUTO	4	Trigger: CH1

水平：200u

采集：自动 自动 4

触发：CH1

信号发生器设置

电源设置

UNIT	WAVE	AMP	OFFSET	FREQ	+6	+25	-25	OUTPUT
On	FG1	Sine	2	0	20 KHZ @ 50 Ohm			
On	FG2	Square	2	0	1 KHZ @ 50 Ohm			
					Trigger: INT, INT			

利用电阻器验证叠加原理

